

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-075863

(43)Date of publication of application : 14.03.2000

(51)Int.Cl.

G10H 7/08  
G10H 1/00  
H04M 1/00

(21)Application number : 10-257564

(71)Applicant : RICOH CO LTD

(22)Date of filing : 27.08.1998

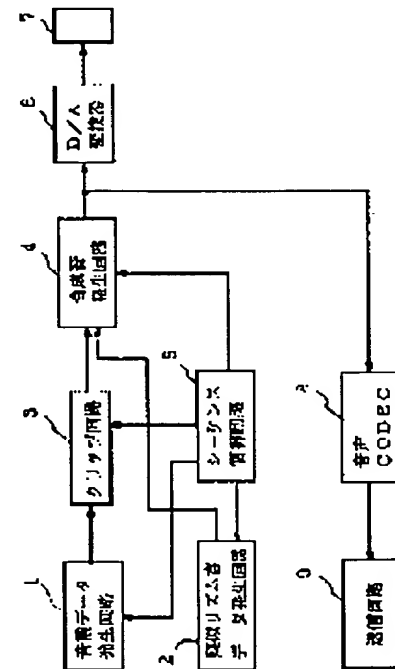
(72)Inventor : IMAI YUKIHIRO

## (54) MELODY GENERATOR

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a melody generator capable of generating melody having a thickness in spite of small-scale circuits.

**SOLUTION:** This melody generator has a scale data generating circuit 1 which generates scale data, a pseudo rhythm tone data generating circuit 2 which generates pseudo rhythm tone data, a clipping circuit 3 which clips the scale data generated from the scale data generating circuit 1 in order to generate the tones approximate to the slightly distorted tones of an electronic musical instrument, a synthesized tone generating circuit 4 which synthesizes the scale data and the pseudo rhythm tone data and a sequence control circuit 5.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-75863

(P2000-75863A)

(43) 公開日 平成12年3月14日 (2000.3.14)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	ターム(参考)
G 1 0 H 7/08		G 1 0 H 7/00	5 3 1 5 D 3 7 8
	1 0 2	1/00	1 0 2 Z 5 K 0 2 7
H 0 4 M 1/00		H 0 4 M 1/00	B
			T

審査請求 未請求 請求項の数 9 F D (全 7 頁)

(21) 出願番号 特願平10-257564

(22) 出願日 平成10年8月27日 (1998.8.27)

(71) 出願人 000006747

株式会社リコー

東京都大田区中馬込1丁目3番6号

(72) 発明者 今井 幸弘

東京都大田区中馬込1丁目3番6号 株式会社リコー内

(74) 代理人 100090240

弁理士 植本 雅治

Fターム(参考) 5D378 AD02 FF00 GG39 KK42 MM96

MM98 UU18

5K027 AA11 BB14 FF03 FF06 FF26

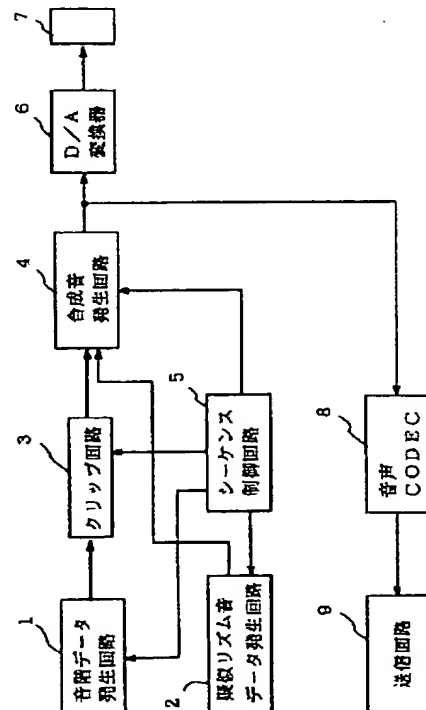
FF29

(54) 【発明の名称】 メロディ発生装置

(57) 【要約】

【課題】 小規模回路であるにもかかわらず、厚みのあるメロディを発生することの可能なメロディ発生装置を提供する。

【解決手段】 音階データを発生する音階データ発生回路1と、疑似リズム音データを発生する疑似リズム音データ発生回路2と、少し歪んだ電子楽器の音に近い音を発生させるために、前記音階データ発生回路1より発生された音階データをクリップするクリップ回路3と、音階データと疑似リズム音データとを合成する合成音発生回路4と、シーケンス制御回路5とを有している。



## 1

## 【特許請求の範囲】

【請求項 1】 音階データを発生する音階データ発生回路と、疑似リズム音データを発生する疑似リズム音データ発生回路と、少し歪んだ電子楽器の音に近い音を発生させるために、前記音階データ発生回路より発生された音階データをクリップするクリップ回路と、音階データと疑似リズム音データとを合成する合成音発生回路と、シーケンス制御回路とを有していることを特徴とするメロディ発生装置。

【請求項 2】 請求項 1 記載のメロディ発生装置において、前記音階データ発生回路は、波形メモリと、波形メモリへのアドレスを発生するアドレス発生器とを有し、波形メモリには、正弦波の 4 分の 1 周期分のデータが格納され、アドレス発生器のアドレス入力による制御により、格納されているデータの読み出し順序を逆にした

り、データの符号を反転することで、1 周期分の正弦波データを出力可能となっていることを特徴とするメロディ発生装置。

【請求項 3】 請求項 1 記載のメロディ発生装置において、前記音階データ発生回路は、波形メモリと、波形メモリをスキャンする速度が可変であって波形メモリへのアドレスを発生するアドレス発生器とを有し、アドレス発生器は、波形メモリをスキャンする速度を可変にすることにより、前記音階データ発生回路から発生する音階データの周波数を可変とするようになっていることを特徴とするメロディ発生装置。

【請求項 4】 請求項 1 記載のメロディ発生装置において、前記音階データ発生回路は、音階データのゲインを可変にするゲイン調整回路を有し、また、前記疑似リズム音データ発生回路は、疑似リズム音データのゲインを可変にするゲイン調整回路を有していることを特徴とするメロディ発生装置。

【請求項 5】 請求項 1 記載のメロディ発生装置において、前記音階データ発生回路は、音階データの ON/OFF 制御を行なうゲート回路を有し、また、前記疑似リズム音データ発生回路は、疑似リズム音データの ON/OFF 制御を行なうゲート回路を有していることを特徴とするメロディ発生装置。

【請求項 6】 請求項 1 記載のメロディ発生装置において、前記疑似リズム音データ発生回路において、疑似リズム音データとして PN 系列を用いることを特徴とするメロディ発生装置。

【請求項 7】 請求項 1 記載のメロディ発生装置において、前記合成音発生回路は、音階データ発生回路から発生された音階データを保持する音階データ保持レジスタと、疑似リズム音データ発生回路から発生された疑似リズム音データを保持する疑似リズム音データ保持レジスタと、音階データ保持レジスタに保持された音階データと疑似リズム音データ保持レジスタに保持された疑似リズム音データとを加算して、複数の音階から構成される

## 2

和音データと疑似リズム音とを混合した音階データを発生する加算器とを有していることを特徴とするメロディ発生装置。

【請求項 8】 請求項 1 記載のメロディ発生装置において、前記クリップ回路は、前記音階データ発生回路より発生された音階データの振幅の半分のレベルで音階データをクリップすることと、その ON/OFF が可能に構成されていることを特徴とするメロディ発生装置。

【請求項 9】 請求項 1 記載のメロディ発生装置において、前記シーケンス制御回路は、前記音階データ発生回路、前記疑似リズム音データ発生回路、波形データクリップ回路の各設定変更のシーケンスを実行することを特徴とするメロディ発生装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、携帯電話の呼び出し音、保留音、玩具の簡易メロディ音などを発生させるメロディ発生装置に関する。

## 【0002】

【従来の技術】従来、メロディ発生器として、例えば実開平 5-97147 号に示されているようなものが知られている。このメロディ発生器は、メロディ音データを格納した ROM (読み出し専用メモリ) からデータを読み出し、D/A 変換器、または送信側に出力するようになっている。

## 【0003】

【発明が解決しようとする課題】ところで、従来のメロディ発生器では、データをそのまま、または圧縮符号化後のデータを格納した読み出し専用メモリからデータを読み出し、そのまままたは伸張符号化して D/A 変換器へ出力する方式で、数十キロバイト程度の読み出し専用メモリを必要としていた。従って、この方式では、回路規模がかなり大きいものとなる。

【0004】また、回路規模は小さくビジー・トーンなどの各種単一トーンを発生するトーン・ジェネレータと同一の構成で発生した単一音階をつないだメロディ音を発生する方式もあるが、この方式では、主旋律音のみが発生され、聴感上、貧弱なメロディしか発生できない。

【0005】本発明では、小規模回路であるにもかかわらず、厚みのあるメロディを発生することの可能なメロディ発生装置を提供することを目的としている。

## 【0006】

【課題を解決するための手段】上記目的を達成するために、請求項 1 記載の発明は、音階データを発生する音階データ発生回路と、疑似リズム音データを発生する疑似リズム音データ発生回路と、少し歪んだ電子楽器の音に近い音を発生させるために、前記音階データ発生回路より発生された音階データをクリップするクリップ回路と、音階データと疑似リズム音データとを合成する合成音発生回路と、シーケンス制御回路とを有していること

を特徴としている。

【0007】また、請求項2記載の発明は、請求項1記載のメロディ発生装置において、前記音階データ発生回路は、波形メモリと、波形メモリへのアドレスを発生するアドレス発生器とを有し、波形メモリには、正弦波の4分の1周期分のデータが格納され、アドレス発生器のアドレス入力による制御により、格納されているデータの読み出し順序を逆にしたり、データの符号を反転することで、1周期分の正弦波データを出力可能となっていることを特徴としている。

【0008】また、請求項3記載の発明は、請求項1記載のメロディ発生装置において、前記音階データ発生回路は、波形メモリと、波形メモリをスキャンする速度が可変であって波形メモリへのアドレスを発生するアドレス発生器とを有し、アドレス発生器は、波形メモリをスキャンする速度を可変にすることにより、前記音階データ発生回路から発生する音階データの周波数を可変とするようになっていることを特徴としている。

【0009】また、請求項4記載の発明は、請求項1記載のメロディ発生装置において、前記音階データ発生回路は、音階データのゲインを可変にするゲイン調整回路を有し、また、前記疑似リズム音データ発生回路は、疑似リズム音データのゲインを可変にするゲイン調整回路を有していることを特徴としている。

【0010】また、請求項5記載の発明は、請求項1記載のメロディ発生装置において、前記音階データ発生回路は、音階データのON/OFF制御を行なうゲート回路を有し、また、前記疑似リズム音データ発生回路は、疑似リズム音データのON/OFF制御を行なうゲート回路を有していることを特徴としている。

【0011】また、請求項6記載の発明は、請求項1記載のメロディ発生装置において、前記疑似リズム音データ発生回路において、疑似リズム音データとしてPN系列を用いることを特徴としている。

【0012】また、請求項7記載の発明は、請求項1記載のメロディ発生装置において、前記合成音発生回路は、音階データ発生回路から発生された音階データを保持する音階データ保持レジスタと、疑似リズム音データ発生回路から発生された疑似リズム音データを保持する疑似リズム音データ保持レジスタと、音階データ保持レジスタに保持された音階データと疑似リズム音データ保持レジスタに保持された疑似リズム音データとを加算して、複数の音階から構成される和音データと疑似リズム音とを混合した音階データを発生する加算器とを有していることを特徴としている。

【0013】また、請求項8記載の発明は、請求項1記載のメロディ発生装置において、前記クリップ回路は、前記音階データ発生回路より発生された音階データの振幅の半分のレベルで音階データをクリップすることと、そのON/OFFが可能に構成されていることを特徴と

している。

【0014】また、請求項9記載の発明は、請求項1記載のメロディ発生装置において、前記シーケンス制御回路は、前記音階データ発生回路、前記疑似リズム音データ発生回路、波形データクリップ回路の各設定変更のシーケンスを実行することを特徴としている。

【0015】

【発明の実施の形態】図1は本発明に係るメロディ発生装置の構成例を示す図である。なお、図1では、メロディ発生回路をデジタル携帯電話やPHSに適用した例が示されている。図1を参照すると、このメロディ発生装置は、音階データ発生回路1と、疑似リズム音データ発生回路2と、クリップ回路3と、合成音発生回路4と、シーケンス制御回路5と、D/A変換器6と、スピーカ7と、音声CODEC8と、送信回路9とを有している。

【0016】ここで、音階データ発生回路1は、図2に示すように、波形メモリとしての正弦波メモリ11と、波形メモリ11をスキャンする速度が可変であって波形メモリ11へのアドレスを発生するアドレス発生器12と、波形メモリ11から発生された音階データのゲインを調整するゲイン調整回路13と、音階データをミュートするゲート回路14とを有している。

【0017】また、疑似リズム音データ発生回路2は、図3に示すように、シンバルのようなリズム楽器の疑似音(疑似リズム音データ)として、例えば、PN系列(ランダムデータ)を発生するリニアフィードバックシフトレジスタ21と、リニアフィードバックシフトレジスタ21からの疑似リズム音データのゲインを調整するゲイン調整回路22と、疑似リズム音データをミュートするゲート回路23とを有している。

【0018】また、クリップ回路3は、音階データ発生回路1からの音階データ(波形データ)を、音階データの振幅の半分のレベルでクリップして、矩形波に近い波形データを発生することにより、クリアなトーンではなく、少し歪んだ電子楽器の音に近い音を発生させるための機能を有している。

【0019】また、合成音発生回路4は、図4に示すように、音階データ発生回路1から発生された音階データを保持する音階データ保持レジスタ31と、疑似リズム音データ発生回路2から発生された疑似リズム音データを保持する疑似リズム音データ保持レジスタ32と、音階データ保持レジスタ31に保持された音階データと疑似リズム音データ保持レジスタ32に保持された疑似リズム音データとを加算して、複数の音階から構成される和音データと疑似リズム音データとを混合した音階データを発生する加算器33とを有している。

【0020】また、シーケンス制御回路5は、音階データ発生回路1のアドレス発生器12の波形メモリ11へのスキャン速度の設定変更、音階データ発生回路1のゲ

イン調整回路 13 のゲイン設定変更、およびゲート回路 14 の ON/OFF 設定変更と、疑似リズム音データ発生回路 2 のゲイン調整回路 22 のゲイン設定変更、およびゲート回路 23 の ON/OFF 設定変更と、クリップ回路 3 の ON/OFF 設定変更のシーケンスを実行するように構成されている。

【0021】ところで、本発明のメロディ発生装置では、音階データ発生回路 1 の波形メモリ (正弦波メモリ) 11 には、正弦波の 4 分の 1 周期分のデータ (正弦波データの 1 周期の 4 分の 1 のデータ) だけが格納されており、波形メモリ (正弦波メモリ) 11 へのアドレス発生器 12 のアドレス入力による制御によって、そのデータの読み出し順序と極性を制御することにより (格納されているデータの読み出し順序を逆にしたり、データの符号を反転することで)、1 周期分の正弦波データを出力するようになっている。

【0022】図 5 には、正弦波の 4 分の 1 周期分のデータ (正弦波データの 1 周期の 4 分の 1 のデータ) から、1 周期分の正弦波データを生成、出力する仕方を説明するための図である。いま、波形メモリ 11 には、正弦波の 4 分の 1 周期分のデータ (正弦波データの 1 周期の 4 分の 1 のデータ) として、図 5 (a) の符号 A で示す部分のデータが内蔵されているとする。この場合、図 5 (b) の符号 B で示す部分のデータを生成、出力するには、波形メモリ 11 に内蔵されているデータ (図 5 (a) の符号 A で示す部分のデータ) の読み出し順序を逆にすれば良い。また、図 5 (c) の符号 C で示す部分のデータを生成、出力するには、波形メモリ 11 に内蔵されているデータ (図 5 (a) の符号 A で示す部分のデータ) の符号を反転すれば良い。また、図 5 (c) の符号 C で示す部分のデータを生成、出力するには、波形メモリ 11 に内蔵されているデータ (図 5 (a) の符号 A で示す部分のデータ) の符号を反転し、かつ読み出し順序を逆にすれば良い。

【0023】このように、音階データを発生するには、正弦波データをメモリに格納しておき、順次読み出すが、本発明では、正弦波データの 1 周期の 4 分の 1 のデータのみをメモリ 11 に格納しておいて、そのデータの読み出し順序と極性を制御することにより 1 周期分の正弦波データを発生することにより、回路規模、すなわちメモリ 11 の規模を小さくすることができる。

【0024】また、本発明のメロディ発生装置では、音階データ発生回路 1 のアドレス発生器 12 により、波形メモリ (正弦波メモリ) 11 をスキャンする速度を可変にすることで、音階データ発生回路 1 から発生する音階データ (正弦波) の周波数を可変とすることができる。すなわち、正弦波メモリ 11 をスキャンする速度を可変することにより、1 つの正弦波メモリ 11 で発生する音階データの周波数を可変にすることができる。

【0025】また、本発明のメロディ発生装置では、音階データ発生回路 1 のゲイン調整回路 13 は、音階デー

タのゲインを可変にし、また、疑似リズム音データ発生回路 2 のゲイン調整回路 22 は、疑似リズム音データのゲインを可変にするように構成され、音階データおよび疑似リズム音データのゲインをそれぞれ調整できるようにすることで、単調な音のみでなく、レベルが減衰していくような楽器、例えばオルゴールなどに似た音データを発生することができる。

【0026】また、本発明のメロディ発生装置では、音階データ発生回路 1 のゲート回路 14 は、音階データの ON/OFF 制御を行ない、また、疑似リズム音データ発生回路 2 のゲート回路 23 は、疑似リズム音データの ON/OFF 制御を行なうように構成され、音階データおよび疑似リズム音データの ON/OFF ができるようにすることにより、めりはりのあるメロディを発生することができる。

【0027】また、本発明のメロディ発生装置において、疑似リズム音データ発生回路 2 で、疑似リズム音データとして PN 系列を用いることにより (疑似リズム音データを PN 系列により発生することにより)、小規模な回路で疑似リズム音データを発生させることが可能となる。

【0028】また、本発明のメロディ発生装置では、合成音発生回路 4 は、音階データ発生回路 1 で発生された複数の音階データによる和音データと、疑似リズム音データ発生回路 2 で発生された疑似リズム音データとを加算器 33 により加算することにより、厚みのある音のメロディ音を出力することができる。

【0029】また、本発明のメロディ発生装置では、クリップ回路 3 は、音階データ発生回路 1 から発生された音階データの振幅の半分のレベルで音階データをクリップすることと、その ON/OFF が可能である。通常の各種のトーンジェネレータと同じ構成の音階データ発生回路では、正弦波によるクリアなトーンのみを発生するが、本発明では、正弦波の振幅の中間レベルでクリップすることにより、少し歪んだ音を発生することが可能となり、厚みのあるメロディ音を発生することができる。

【0030】また、本発明のメロディ発生装置では、シーケンス制御回路 5 は、音階データ発生回路 1 の発生データの周波数の設定変更、ゲイン設定変更、ミュート設定変更、疑似リズム音データ発生回路 2 のゲイン設定変更、ミュート設定変更、および、波形データのクリップ回路 3 の ON/OFF のシーケンスを制御する専用シーケンサ回路により、ハードウェア (デジタル回路) のみで、メロディ音を発生させることができる。

【0031】図 1 の構成例は、デジタル携帯電話や PHS に適用した場合であって、この場合には、上記の構成により、疑似リズム音と複数メロディによる和音から構成されるメロディを受話側のスピーカ 7 から呼び出し音あるいは保留音として出力させることができ、また、疑似リズム音と複数メロディによる和音から構成されるメ

ロディを音声CODEC 8を介して送信回路9に送ることにより、相手側の端末の受話スピーカに保留音として出力させることができる。

【0032】このように、本発明のメロディ発生装置は、デジタル携帯電話やPHSに適用するとき、非常に有効なものとなるが、デジタル携帯電話やPHSの他にも、玩具の簡易メロディ音などを発生させる場合にも、同様に適用できる。

【0033】

【発明の効果】以上に説明したように、請求項1乃至請求項9記載の発明によれば、音階データを発生する音階データ発生回路と、疑似リズム音データを発生する疑似リズム音データ発生回路と、少し歪んだ電子楽器の音に近い音を発生させるために、前記音階データ発生回路より発生された音階データをクリップするクリップ回路と、音階データと疑似リズム音データとを合成する合成音発生回路と、シーケンス制御回路とを有しているので、簡単な構成の小規模な回路で、厚みのあるメロディを発生させることができる。

【0034】また、請求項2記載の発明によれば、請求項1記載のメロディ発生装置において、前記音階データ発生回路は、波形メモリと、波形メモリへのアドレスを発生するアドレス発生器とを有し、波形メモリには、正弦波の4分の1周期分のデータが格納され、アドレス発生器のアドレス入力による制御により、格納されているデータの読み出し順序を逆にしたり、データの符号を反転することで、1周期分の正弦波データを出力可能となっており、音階データ発生回路の波形メモリの容量が、全位相波データで格納する場合の4分の1で済むので、小規模な回路で音階データ発生回路を構成できる。

【0035】また、請求項3記載の発明によれば、1種類の波形メモリをスキャンする速度を可変とすることで、全ての音階周波数に対応することが可能となり、小規模な回路で音階データ発生回路を構成できる。

【0036】また、請求項4記載の発明によれば、音階データおよび疑似リズム音データのゲインを調整できるようにすることにより、レベルが減衰していくようなオルゴールなどに似た音を出すことが可能となる。

【0037】また、請求項5記載の発明によれば、音階データおよび疑似リズム音データのON/OFF制御機能により、音階データ、疑似リズム音データをそれぞれON/OFFでき、めりはりのあるメロディを発生することが可能となる。

【0038】また、請求項6記載の発明によれば、疑似リズム音データとしてPN系列を用いることで、疑似リズム音データ発生回路をリニアフィードバックシフトレジスタ回路のような小規模な回路で構成できる。

【0039】また、請求項7記載の発明によれば、請求項1記載のメロディ発生装置において、前記合成音発生回路は、音階データ発生回路から発生された音階データ

を保持する音階データ保持レジスタと、疑似リズム音データ発生回路から発生された疑似リズム音データを保持する疑似リズム音データ保持レジスタと、音階データ保持レジスタに保持された音階データと疑似リズム音データ保持レジスタに保持された疑似リズム音データとを加算して、複数の音階から構成される和音データと疑似リズム音とを混合した音階データを発生する加算器とから構成されており、複数の音階データと疑似リズム音データをミックスすることができるので、厚みのあるメロディを発生することができる。

【0040】また、請求項8記載の発明によれば、クリップ回路を内蔵することにより、クリアなトーン音階データの他にも、少し歪んだ電子楽器に近い音階データを発生できる。

【0041】また、請求項9記載の発明によれば、請求項1記載のメロディ発生装置において、前記シーケンス制御回路は、前記音階データ発生回路、前記疑似リズム音データ発生回路、波形データクリップ回路の各設定変更のシーケンスを実行するので、ソフトウェアに負荷をかけず、ハードウェア回路(デジタル回路)のみでメロディを発生できる。

【図面の簡単な説明】

【図1】本発明に係るメロディ発生装置の構成例を示す図である。

【図2】音階データ発生回路の構成例を示す図である。

【図3】疑似リズム音データ発生回路の構成例を示す図である。

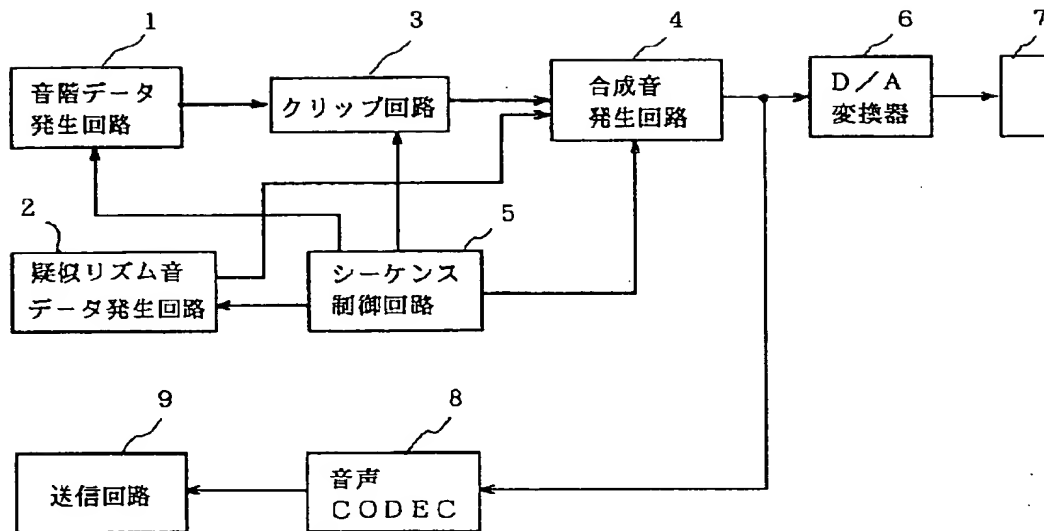
【図4】合成音発生回路の構成例を示す図である。

【図5】正弦波の4分の1周期分のデータから、1周期分の正弦波データを生成、出力する仕方を説明するための図である。

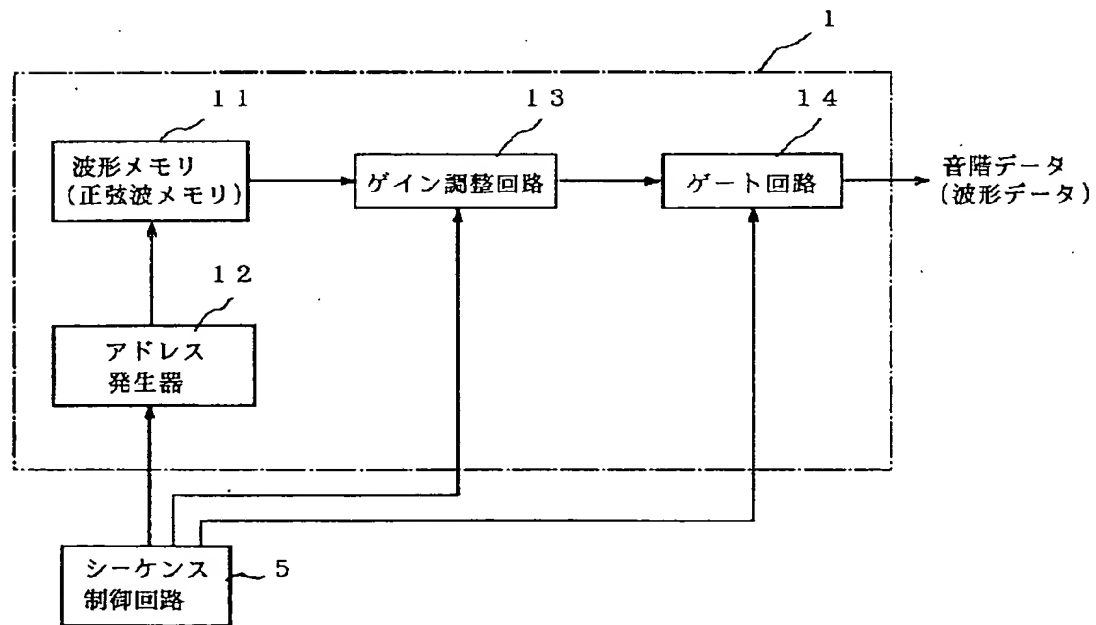
【符号の説明】

- |    |                   |
|----|-------------------|
| 1  | 音階データ発生回路         |
| 2  | 疑似リズム音データ発生回路     |
| 3  | クリップ回路            |
| 4  | 合成音発生回路           |
| 5  | シーケンス制御回路         |
| 6  | D/A変換器            |
| 7  | スピーカ              |
| 8  | 音声CODEC           |
| 9  | 送信回路              |
| 11 | 正弦波メモリ(波形メモリ)     |
| 12 | アドレス発生器           |
| 13 | ゲイン調整回路           |
| 14 | ゲート回路             |
| 21 | リニアフィードバックシフトレジスタ |
| 22 | ゲイン調整回路           |
| 23 | ゲート回路             |
| 31 | 音階データ保持レジスタ       |
| 32 | 疑似リズム音データ保持レジスタ   |

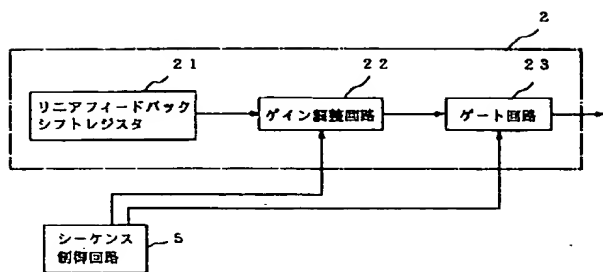
【図1】



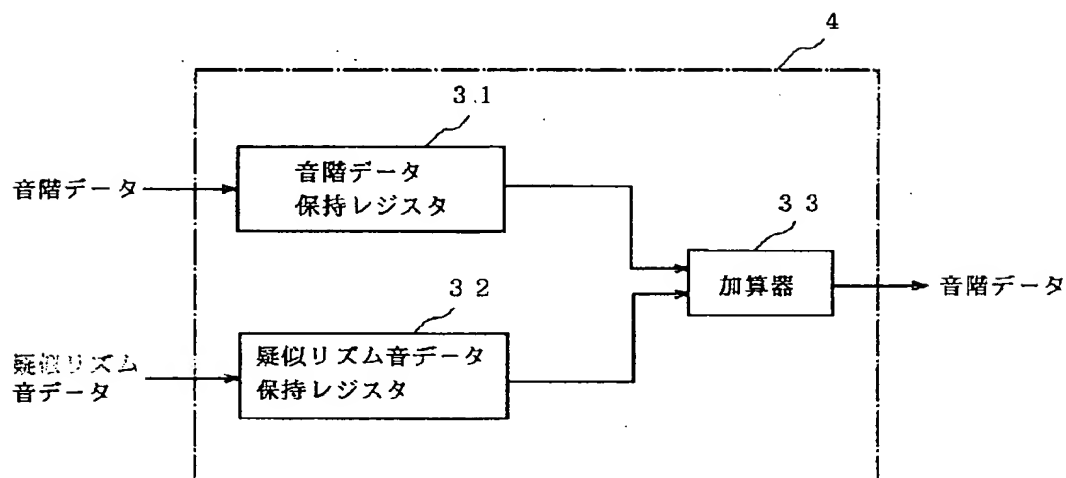
【図2】



【図3】



【図4】



【図5】

